

概述

BP2861XK 是一款降压型 LED 恒流驱动芯片。芯片工作在电感电流临界连续模式，适用于 85Vac~265Vac 全范围输入电压的非隔离降压型 LED 恒流电源。

BP2861XK 芯片内部集成 500V 功率开关，采用栅极退磁检测技术和高压 JFET 供电技术，无需 VCC 电容和启动电阻，使其外围器件更简单，节约了外围的成本和体积。

BP2861XK 芯片采用内置高精度的电流采样电路和恒流控制技术，实现高精度的 LED 恒流输出和优异的线电压调整率。芯片工作在电感电流临界模式，输出电流不随电感量和 LED 工作电压的变化而变化，实现优异的负载调整率。

BP2861XK 具有多重保护功能，包括 LED 短路保护，芯片温度过热调节等。

BP2861XK 采用 SOP7 封装。

特点

- 与 BP2866X 引脚兼容
- 集成 600V 超快恢复二极管
- 无 VCC 电容、无启动电阻
- 集成高压供电功能
- 低母线电压下不闪灯
- $\pm 5\%$ LED 输出电流精度
- LED 短路保护
- 过热调节功能
- 采用 SOP7 封装

应用

- LED 蜡烛灯
- LED 球泡灯
- 其它 LED 照明

典型应用

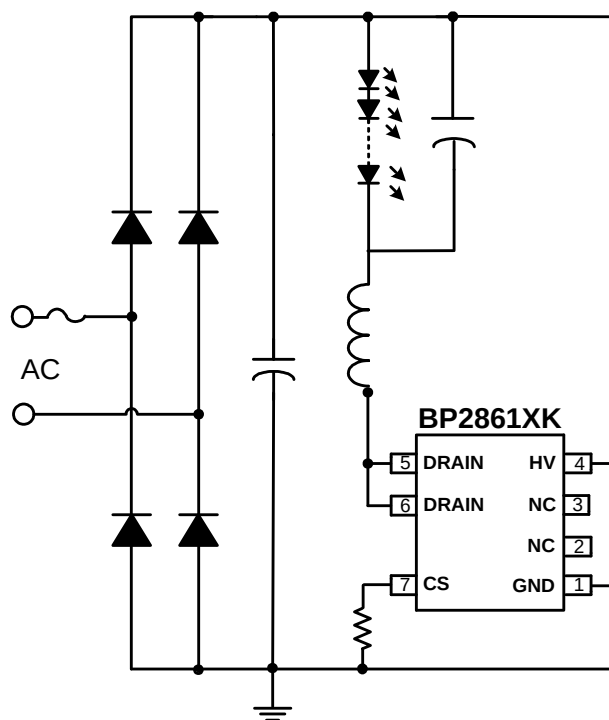


图 1 BP2861XK 典型应用图

芯片名称



订购信息

订购型号	封装	包装形式	打印
BP2861XK	SOP7	编带 4,000 颗/盘	BP2861 XXXXXXYX WXXXXYYK

管脚封装

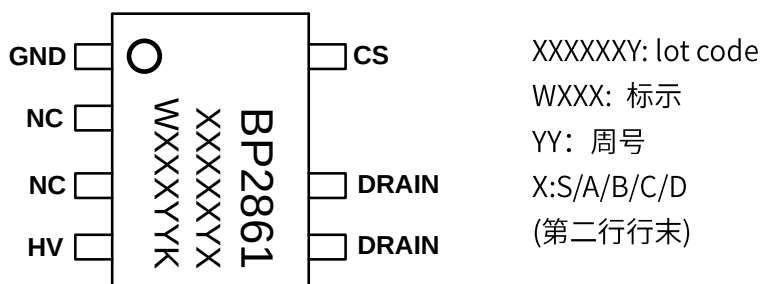


图 2 管脚封装图

管脚描述

管脚号	管脚名称	描述
1	GND	芯片地
2,3	NC	无连接
4	HV	芯片高压供电端
5,6	DRAIN	内部高压功率管漏极
7	CS	电流采样端, 采样电阻接在 CS 和 GND 端之间

极限参数(注 1)

符号	参数	参数范围					单位
HV	500V 芯片高压供电接口	-0.3~500					V
DRAIN	内部高压功率管漏极到源极峰值电压	-0.3~500					V
CS	电流采样端	-0.3~8					V
ID _{MAX}	漏极最大电流 @ T _J =100°C	S	A	B	C	D	mA
		320	440	580	800	900	
PD _{MAX}	功耗(注 2)	0.45					W
θ _{JA}	PN结到环境的热阻	145					°C/W
T _J	工作结温范围	-40 to 150					°C
T _{STG}	储存温度范围	-55 to 150					°C
	ESD (注 3)	2					KV

注 1: 最大极限值是指超出该工作范围, 芯片有可能损坏。推荐工作范围是指在该范围内, 器件功能正常, 但并不完全保证满足个别性能指标。

电气参数定义了器件在工作范围内并且在保证特定性能指标的测试条件下的直流和交流电参数规范。对于未给定上下限值的参数, 该规范不予保证其精度, 但其典型值合理反映了器件性能。

注 2: 温度升高最大功耗一定会减小, 这也是由 T_{JMAX}, θ_{JA}和环境温度 T_A 所决定的。最大允许功耗为 PD_{MAX} = (T_{JMAX} - T_A)/θ_{JA} 或是极限范围给出的数字中比较低的那个值。

注 3: 人体模型, 100pF 电容通过 1.5KΩ 电阻放电。

工作范围

符号	参数范围					单位	
Vin=176Vac~265Vac,腔体温度 60℃							
I _{LED max} 最大输出电流	SK	AK	BK	CK	DK	mA	
	160	220	260	310	380		
P _{OUTmax} 最大输出功率	SK	AK	BK	CK	DK	W	
	16W	17W	19W	21W	24W		
Vin=176Vac~265Vac,腔体温度 90℃							
I _{LED max} 最大输出电流	SK	AK	BK	CK	DK	mA	
	140	190	220	280	340		
P _{OUTmax} 最大输出功率	SK	AK	BK	CK	DK	W	
	12W	13W	15W	17W	19W		
V _{LED min}	最小负载 电压	SK	AK	BK	CK	DK	V
		>20	>15				

电气参数(注 4, 5) (无特别说明情况下, TA =25 °C)

符号	描述	条件	最小值	典型值	最大值	单位
电源电压						
I _{CC}	芯片工作电流	FOP=4kHz		230		uA
电流采样						
V _{CS_TH}	电流检测阈值		360	373	386	mV
T _{LEB}	前沿消隐时间			500		ns
T _{DELAY}	芯片关断延迟			200		ns
内部时间控制						
T _{OFF_MIN}	最小关断时间			1.3		us
T _{OFF_MAX}	最大关断时间			250		us
T _{ON_MAX}	最大开通时间			40		us
续流二极管						
V _{br}	击穿电压	IR=5uA	600			V
V _F	导通压降	IF=0.5A			1.8	V
IF(av)	最大平均导通电流			0.5		A
T _{rr}	反向恢复时间	IF=0.5A IR=1A I _{rr} =0.25A			35	ns
功率管						
BV _{DSS}	功率管的击穿电压	VGS=0V/IDS=250uA	500			V
I _{DSS}	功率管漏电流	VGS=0V/VDS=500V			1	uA
SK R _{DS_ON}	功率管导通阻抗	VGS=10V/IDS=0.1A		16.5		Ω
AK R _{DS_ON}				11		
BK R _{DS_ON}				8.5		
CK R _{DS_ON}				5.8		
DK R _{DS_ON}				4.8		
过热调节						
T _{REG}	过热调节温度	IC Surface		120		℃

注 4: 典型参数值为 25°C 下测得的参数标准。

注 5: 规格书的最小、最大规范范围由测试保证, 典型值由设计、测试或统计分析保证。

内部结构框图

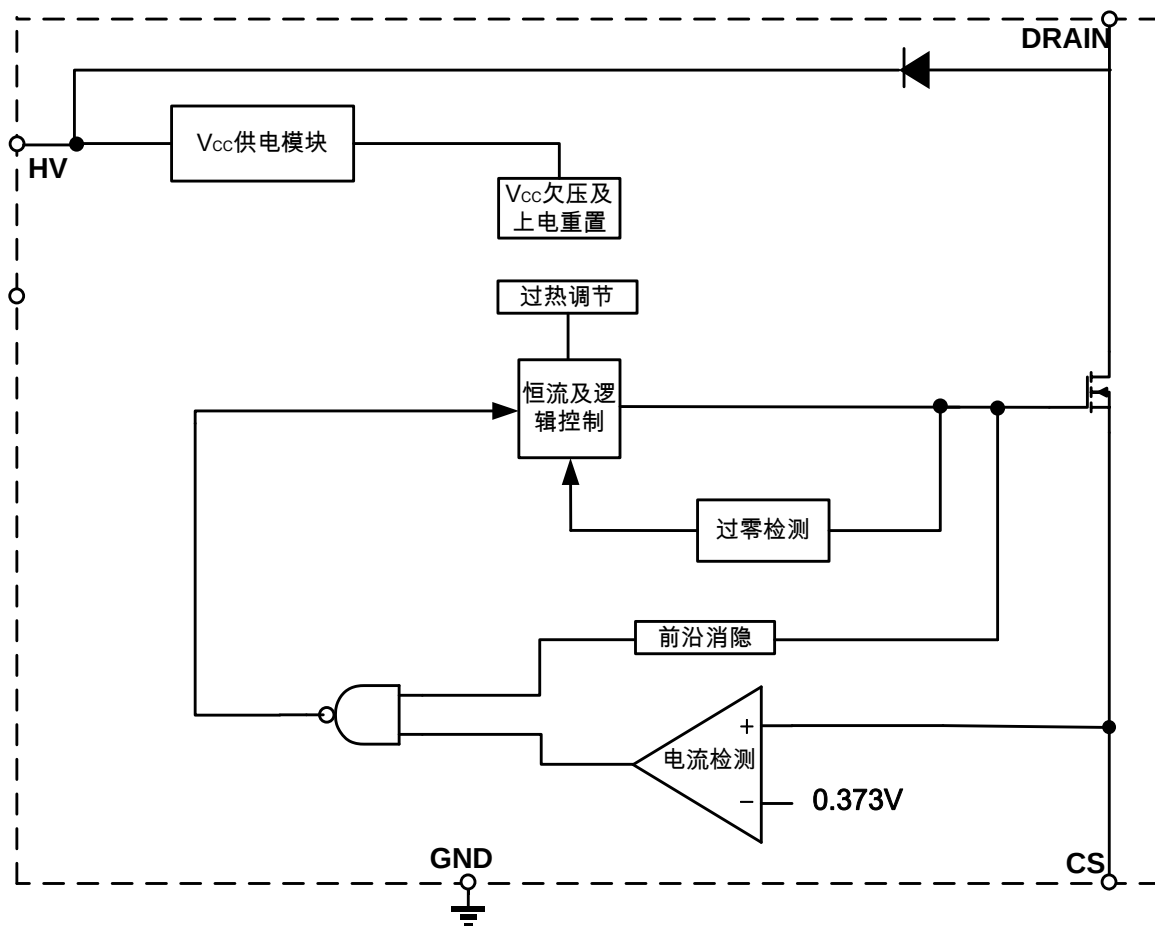


图 3 BP2861XK 内部框图

应用信息

BP2861XK 是一款专用于 LED 照明的恒流驱动芯片，应用于非隔离降压型 LED 驱动电源。采用栅极退磁检测技术和高压 JFET 供电技术，无需 VCC 电容和启动电阻，使其外围器件更简单，节约了外围的成本和体积。

启动

系统上电后，母线电压通过 HV 脚对芯片内部供电，当内部供电电压达到芯片开启阈值时，芯片内部控制电路开始工作。芯片正常工作时，所需的工作电流仍然通过内部的 JFET 对其提供。

恒流控制，输出电流设置

芯片逐周期检测电感的峰值电流，CS 端连接到内部的峰值电流比较器的输入端，与内部 373mV 阈值电压进行比较，当 CS 电压达到内部检测阈值时，功率管关断。

电感峰值电流的计算公式为：

$$I_{PK} = \frac{0.373}{R_{CS}}$$

其中，RCS 为电流采样电阻阻值。

CS 比较器的输出还包括一个 500ns 前沿消隐时间。

LED 输出电流计算公式为：

$$I_{LED} = \frac{I_{PK}}{2}$$

其中， I_{PK} 是电感的峰值电流。

储能电感

BP2861XK 工作在电感电流临界模式，当功率管导通时，流过储能电感的电流从零开始上升，导通时间为：

$$t_{on} = \frac{L \times I_{PK}}{V_{IN} - V_{LED}}$$

其中， L 是电感量； I_{PK} 是电感电流的峰值； V_{IN} 是经整流后的母线电压； V_{LED} 是输出 LED 上的电压。

当功率管关断时，流过储能电感的电流从峰值开始往下降，当电感电流下降到零时，芯片内部逻辑再次将功率管开通。功率管的关断时间为：

$$t_{off} = \frac{L \times I_{PK}}{V_{LED}}$$

储能电感的计算公式为：

$$L = \frac{V_{LED} \times (V_{IN} - V_{LED})}{f \times I_{PK} \times V_{IN}}$$

其中， f 为系统工作频率。BP2861XK 的系统工作频率和输入电压成正比关系，设置 BP2861XK 系统工作频率时，选择在输入电压最低时设置系统的最低工作频率，而当输入电压最高时，系统的工作频率也最高。

BP2861XK 设置了系统的最小关断时间和最大关断时间，分别为 1.3us 和 250us。由 t_{off} 的计算公式可知，如果电感量很小时， t_{off} 很可能会小于芯片的最小关断时间，系统就会进入电感电流断续模式，LED 输出电流会背离设计值；而当电感量很大时， t_{off} 又可能会超出芯片的最大关断时间，这时系统就会进入电感电流连续模式，输出 LED 电流同样也会背离设计值。所以选择合适的电感值很重要。

保护功能

BP2861XK 内置多种保护功能，包括 LED 短路保护，芯片温度过热调节等。

当 LED 短路时，系统工作在 4kHz 低频，所以功耗很低。

BP2861XK 通过过温调节电路检测芯片温度，当芯片温度超过过温保护点时，芯片进入过温调节状态，逐渐减小输出电流，从而控制输出功率和温升，使芯片温度控制在一定值，以提高系统的可靠性。

PCB 设计

在设计 BP2861XK PCB 时，需要遵循以下指南：

CS 采样电阻

电流采样电阻的功率地线尽可能短，且要和芯片的地线及其它小信号地线分头接到母线电容的地。另外加大 CS 引脚的铺铜面积可以加强芯片散热。

HV 引脚

在焊接允许的情况下，HV 引脚尽量远离 CS 引脚和其他低压引脚。使用时尽量加大 HV 引脚的铺铜面积以辅助内置续流二极管散热。

功率环路的面积

减小功率环路的面积，如功率电感、功率管、母线电容的环路面积，以及功率电感、输出电容的环路面积，以减小 EMI 辐射。

DRAIN 引脚

增加 DRAIN 引脚的铺铜面积以提高芯片散热，但是过大的铺铜面积会使 EMI 变差。

GND 引脚

芯片 GND 引脚要接到母线电容的负端，不可以直接接在整流桥的负端。增加 GND 引脚的铺铜面积以提高芯片散热。

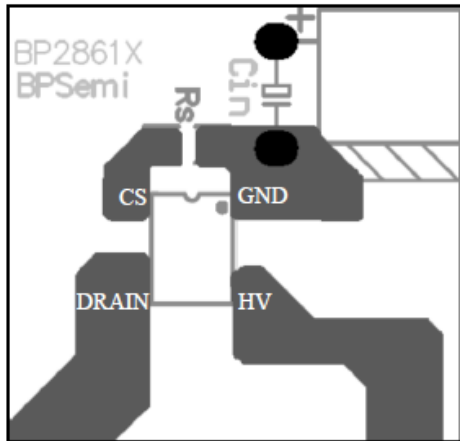
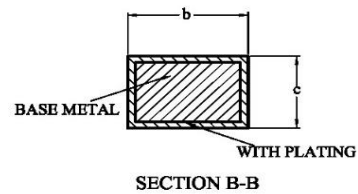
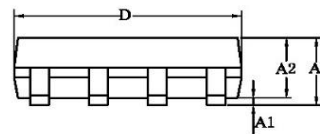
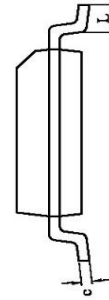
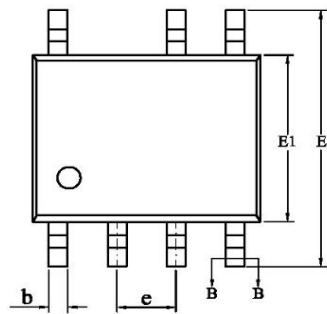


图 4 PCB 铺铜面积优化图

封装信息



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	1.30	—	1.80
A1	0.04	—	0.25
A2	1.25	—	1.65
b	0.33	—	0.51
c	0.17	—	0.25
D	4.70	4.90	5.10
E	5.80	6.00	6.20
E1	3.70	3.90	4.10
e	1.27BSC		
L	0.40	—	1.00

版本信息

版本	日期	记录
Rev. 1.1	2021/2	格式更新
Rev. 1.2	2022/11	A 档最小带载电压由 “>10V” 改为 “>15V”

免责声明

晶丰明源尽力确保本产品规格书内容的准确和可靠，但是保留在没有通知的情况下，修改规格书内容的权利。

本产品规格书未包含任何针对晶丰明源或第三方所有的知识产权的授权。针对本产品规格书所记载的信息，晶丰明源不做任何明示或暗示的保证，包括但不限于对规格书内容的准确性、商业上的适销性、特定目的的适用性或者不侵犯晶丰明源或任何第三人知识产权做任何明示或暗示保证，晶丰明源也不就因本规格书本身及其使用有关的偶然或必然损失承担任何责任。